

Practitioner Docket No. 915-005.069

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: J. KLINT Group No.: To Be Assigned
Application No.: 0 To / Be Assigned
Filed: Herewith Examiner: To Be Assigned
For: A Memory Structure, a System, and an Electronic Device, As Well As
a Method in Connection With a Memory Circuit

Assistant Commissioner for Patents
Washington, D.C. 20231

TRANSMITTAL OF CERTIFIED COPY

Attached please find the certified copy of the foreign application from which priority is claimed for this case:

Country: Finland
Application Number: 20021620
Filing Date: September 10, 2002

WARNING: *"When a document that is required by statute to be certified must be filed, a copy, including a photocopy or facsimile transmission of the certification is not acceptable." 37 C.F.R. § 1.4(f) (emphasis added).*


SIGNATURE OF PRACTITIONER

Reg. No. 27,550

Alfred A. Fressola

(type or print name of practitioner)

Tel. No. (203) 261-1234

Ware, Fressola, Van Der Sluys & Adolphson LLP

P.O. Address Bradford Green, Building Five
755 Main Street, P.O. Box 224
Monroe, CT 06468

Customer No.: 004955

NOTE: *The claim to priority need be in no special form and may be made by the attorney or agent, if the foreign application is referred to in the oath or declaration, as required by § 1.63.*

CERTIFICATE OF MAILING (37 C.F.R. § 1.8a)

I hereby certify that this correspondence is, on the date shown below is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231. Express

Express Mail No. EV252883752US

Date: September 10, 2003


Signature

Annemarie Maher

(type or print name of person certifying)

(Transmittal of Certified Copy [5-4])

PATENTTI- JA REKISTERIHALLITUS
NATIONAL BOARD OF PATENTS AND REGISTRATION

Helsinki 11.8.2003

ETUOIKEUSTODISTUS
PRIORITY DOCUMENT



Hakija
Applicant

Nokia Corporation
Helsinki

Patenttihakemus nro
Patent application no

20021620

Tekemispäivä
Filing date

10.09.2002

Kansainvälinen luokka
International class

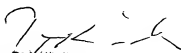
G06F

Keksinnön nimitys
Title of invention

**"Muistirakenne, järjestelmä ja elektroniikkalaite sekä menetelmä
muistipiiriin yhteydessä"**

Täten todistetaan, että oheiset asiakirjat ovat tarkkoja jäljennöksiä Patentti- ja rekisterihallitukselle alkuaan annetuista selityksestä, patenttivaatimuksista, tiivistelmästä ja piirustuksista.

This is to certify that the annexed documents are true copies of the description, claims, abstract and drawings originally filed with the Finnish Patent Office.


Pirjo Kaila
Tutkimussihteeri

Maksu 50 €
Fee 50 EUR

Maksu perustuu kauppa- ja teollisuusministeriön antamaan asetukseen 1027/2001 Patentti- ja rekisterihallituksen maksullisista suoritteista muutoksineen.

The fee is based on the Decree with amendments of the Ministry of Trade and Industry No. 1027/2001 concerning the chargeable services of the National Board of Patents and Registration of Finland.

Osoite:	Arkadiankatu 6 A	Puhelin:	09 6939 500	Telefax:	09 6939 5328
	P.O.Box 1160	Telephone:	+ 358 9 6939 500		Telefax: + 358 9 6939 5328
	FIN-00101 Helsinki, FINLAND				

21

1

Muistirakonno, järjestelmä ja elektronikkalaitte sekä menetelmä muistipiirin yhteydessä

- 5 Nyt esillä oleva keksintö kohdistuu muistirakenteeseen, joka käsittää ainakin haihtumatonta luku/kirjoitusmuistia ja luku/kirjoitusmuistia. Keksintö kohdistuu myös järjestelmään, joka käsittää ainakin haihtumatonta luku/kirjoitusmuistia ja luku/kirjoitusmuistia. Keksintö kohdistuu vielä elektronikkalaitteeseen, joka käsittää ainakin haihtumatonta
- 10 luku/kirjoitusmuistia ja luku/kirjoitusmuistia. Keksintö kohdistuu myös menetelmään muistipiirin yhteydessä, jossa menetelmässä käytetään ainakin haihtumatonta luku/kirjoitusmuistia ja luku/kirjoitusmuistia.
- Flash muisti on uudelleen kirjoitettavissa olevaa haihtumatonta muistia
- 15 (EPROM, Electrically Erasable Programmable Read Only Memory). Tällöin muistiin kirjoitettu tieto säilyy muistissa myös vaikka muistille ei olisi kytketty käyttöjännitettä. NAND-Flash muisti on vastaavalla tekniikalla toteutettu muisti, jossa ulkoisten liitäntälinjojen määrän vähentämiseksi käytetään samoja liitäntälinjoja eri tarkoituksiin, kuten komentojen antamiseen muistille, osoitteen välittämiseen ja tiedon siirtämiseen muistiin ja muistista. Tällainen järjestely edellyttää ohjauslogiikan toteuttamista, jolla huolehditaan siitä, että muistille kytketään oikeat signaalit oikea-aikaisesti. Kuvassa 1 on eräs esimerkki tällaisen NAND-flash muistin 3 liitäntälinjoista. I/O-linjojen kautta suoritetaan mainittujen
- 20 komentojen ja osoitteiden välittäminen muistille sekä tiedonsiirto. Komentoliinjoilla CLE (Command Latch Enable) ilmoitetaan muistille, milloin I/O-linjaan on asetettu komento jonkin muistioperaaation suorittamiseksi. Osoiteliinjoilla ALE (Address Latch Enable) ilmoitetaan vastaavasti, milloin osoitteen tieto on asetettu I/O-linjoihin.
- 30 Piirivalintaliinjoilla CE (Chip Enable) suoritetaan piirin aktivointi. Tämän linjan avulla on muistipiiri asetettavissa aktiiviseksi tai lepotilaan (Standby state). Lukuliinjoilla RE (Read Enable) ohjataan tiedon lukemista muistista ja vastaavasti kirjoituslinjoilla WE (Write Enable) ohjataan tiedon kirjoitusta muistiin. Muisti voidaan suojata esim. vahingossa tapahtuvaa kirjoittamista vastaan kirjoituksen estoliinjoilla WP (Write Protect). Tilaliinjoja RY/BY (Ready/Busy) käytetään sen ilmoittamiseen, onko muistissa jokin toiminto vielä kesken vai onko muisti valmis

2

vastaanottamaan seuraavan komennon. Tämä tilalinjan tutkiminen on tarpeen erityisesti muistiin kirjoitettaessa, koska tyypillisesti NAND-Flash muistiin kirjoittaminen vie huomattavasti kauemmin kuin muistista lukeminen. Muistissa voi vielä olla muitakin liityntälinjoja, kuten lisä-

5 muistialueen sallintalinja SE (Spare Area Enable), jolla muistissa mahdollisesti oleva yksi tai useampi lisämuistialue voidaan ottaa käyttöön.

Flash-muistin käyttäminen tavanomaisena tietomueitina on kuitenkin rajoitettua johtuen mm. siitä, että yksittäistä tavua ei voi suoraan lukea muistista tai kirjoittaa muistiin, vaan kullakin lukukerralla luetaan muistista useampia tavuja, esim. 32 tavua. Vastaavasti Flash-muistiin kirjoitettaessa suoritetaan useamman tavun kirjoittaminen, jolloin yhden tavun sisällön muuttaminen vaatii erityistoimenpiteitä verrattuna tavan-

10 omaiseen luku/kirjoitusmuistiin. Lisäksi Flash-muistissa kirjoitusoperaatioiden lukumäärä on rajallinen, jopa alle 100 000 kirjoitusoperaatiota/muistisolu. Tämän vuoksi Flash-muisteja käytetään sellaisien tietojen tallentamiseen, jotka eivät jatkuvasti muutu. Eräänä käyttökohteena on erilaisten laitteen asetus-, käynnistys- yms. tietojen tallentaminen. Sen sijaan usein muuttuvien tietojen, kuten ohjelman suorituksessa tarvittavien muuttujien yms., näyttölaitteella esitettävien tietojen yms. tallentamiseen käytetään tavallisesti dynaamisia ja/tai staattisia luku/kirjoitusmuisteja. Muistisolulla tässä selityksessä tarkoitetaan yhden binäärisen tiedon tallentamisessa käytettävää muistin

20 osaa.

Käytön alkaisena tietomuistina elektronikkalaitelissa käytetään tyypillisesti dynaamista (DRAM, Dynamic Random Access Memory) ja/tai staattista luku/kirjoitusmuistia (SRAM, Static Random Access Memory).

30 Näissä muisteissa muistin sisältö ei säily, kun muistista katkaistaan käyttöjännite. Tällaisiin luku/kirjoitusmuisteihin kirjoittaminen on huomattavasti nopeampaa kuin esim. mainitun NAND-Flash muistiin kirjoittaminen. Lisäksi dynaamiseen ja staattiseen luku/kirjoitusmuistiin voidaan kohdistaa monta kertaluokkaa useampia kirjoitusopora-

35 tiota/muistisolu, ennen kuin muistisolu menettää kyvyn tallentaa tietoa. Dynaamisen ja staattisen luku/kirjoitusmuistin erona on mm. se, kuinka kukin muistisolu on toteutettu. Staattisessa luku/kirjoitusmuistissa tieto

3

tallennetaan esim. kahden tai neljän FET-transistorin muodostaman kytkimen tilana. Tällaisen kytkimen tila säilyy olennaisesti muuttumattomana, kunnes kytkimeen asetetaan uusi arvo, tai käyttäjännite katkaistaan. Dynaamisessa luku/kirjoitusmuistissa tieto tallennetaan esim. FET-transistorin hilalle kytkettyyn kondensaattoriin, jolloin kondensaattorin varaus ilmaisee sen, onko muistisolun tallennettu tieto looginen 0 vai looginen 1. Koska muistisolun rakennetta ei saada täysin häviöttömäksi, tulee dynaamisen muistin muistisolua virkistää väliajoin, eli kondensaattoriin tallennettu varaus pyritään pitämään asetetussa arvossa. Tämän aikaansaamiseksi on toteutettu muisti-ohjaimia, jotka muodostavat tarvittavat ohjaussignaalit. Näiden ohjaussignaalien avulla muistisoluihin tallennettu tieto luetaan ja kirjoitetaan takaisin muistisoluihin. Tämän virkistysoperaation toistoväli on tyypillisesti luokkaa 1 ms—20 ms.

Kuvassa 2 on esitetty on eräs esimerkki dynaamisen luku/kirjoitusmuistin 4 liitäntälinjoista. Datalinjojen D kautta suoritetaan tiedon kirjoittaminen ja lukeminen. Osoitelinjoja Addr käytetään osoitteen välittämiseksi muistille. Muistisolut on kytketty matriisimuotoon, jolloin muistin osoittaminen suoritetaan kaksivaiheisena. Riviliipauseriä RAS (Row Address Strobe) käytetään sen ilmoittamiseen, milloin riviosoite on asetettu osoitelinjoihin, ja vastaavasti sarakeiliipauseriä CAS (Column Address Strobe) käytetään sen ilmoittamiseen, milloin sarakeosoite on asetettu osoitelinjoihin. Luku/kirjoituslinjalla R/W ilmoitetaan se, onko kyseessä tiedon lukeminen muistista vai tiedon kirjoittaminen muistiin. Lisäksi muistissa on odullisesti vielä piirinvälitalinja CE piiriin aktivoimiseksi.

On selvää, että edellä esitetyt NAND-Flash muistin ja dynaamisen luku/kirjoitusmuistin liitäntälinjat ovat vain eräs ei-rajoittava esimerkki tällaisten muistien toteutuksesta.

Edellä mainitut NAND-Flash muistia ja dynaamisen luku/kirjoitusmuisti on toteutettu elektronikkalaitteessa tyypillisesti erillisinä muistipiireinä, ja muistien ohjaamisessa tarvittavat ohjaimet on toteutettu joko tähän tarkoitukseen valmistetuilla ohjainpiireillä tai esim. sovelluskohtaisesti ohjelmoitavan integroidun piirin (ASIC, Application Specific Integrated

4

Circuit) avulla. Tällöin on ASIC-piiriin muodostettu erilliset liitäntäväylät sekä NAND-Flash muistin että dynaamisen luku/kirjoitusmuistin liittämistä varten. Siirrettäessä tietoa NAND-Flash muistista dynaamiseen muistiin suoritetaan siten, että esim. suoritin välittää NAND-Flash muistin ohjaimelle komennon, jolla tietty muistialue luetaan. Tällöin ohjain ohjaa tiedonsiirtoa NAND-Flash muistista NAND-Flash muistin dataväylälle, josta tieto siirretään dynaamisen luku/kirjoitusmuistin dataväylän kautta dynaamisen luku/kirjoitusmuistin muistisoluihin. Ohjainpiiri muodostaa tarvittavat osoitesignaalit ja muut ohjaussignaalit. Tiedonsiirto toiseen suuntaan suoritetaan vastaavasti. Ongelmana tällaisessa järjestelyssä on mm. se, että koko tämän tiedonsiirron ajan dynaamisen luku/kirjoitusmuistin dataväylä on varattu tiedonsiirtoa varten, jolloin ohjelmakoodia ei voida suorittaa. Tätä ongelmaa voidaan jossain määrin pienentää pienentämällä kerrallaan siirrettävien tavujen lukumäärää, mutta tällöin tiedonsiirto on hitaampaa ja vaatii enemmän ohjelmakoodia.

Nyt esillä olevan keksinnön eräänä tarkoituksena on aikaansaada muistipiiri, järjestelmä ja elektroniikkalaitte, joissa tiedonsiirto haittumattoman luku/kirjoitusmuistin ja luku/kirjoitusmuistin välillä voidaan suorittaa tehokkaammin, kuin tunnetun tekniikan mukaisia ratkaisuja käytettäessä. Kokeinto perustuu siihen ajatukseen, että yhdistetään haittumaton luku/kirjoitusmuisti ja luku/kirjoitusmuisti toisiinsa ohjaimen avulla, joka huolehtii muistien välisestä tiedonsiirrosta. Lisäksi järjestetään luku/kirjoitusmuistiin dataväylä, jonka kautta voidaan suorittaa tiedonsiirtoa muun laitteiston ja luku/kirjoitusmuistin välillä. Täsmällisemmin ilmaistuna nyt esillä olevan keksinnön mukaisella muistipiirille on pääasiassa tunnusomaista se, että muistipiiri käsittää lisäksi muistiohjaimen, joka on liitetty ensimmäisellä väylällä haittumattomaan luku/kirjoitusmuistiin, ja toisella väylällä luku/kirjoitusmuistiin, jolloin tietoa on siirrettävissä mainittujen haittumattoman luku/kirjoitusmuistin ja luku/kirjoitusmuistin välillä muistiohjaimen kautta, ja joka muistipiiri käsittää muistiohjaimen liitetyn ohjausväylän muistipiirin toiminnan ohjaamiseksi. Nyt esillä olevan keksinnön mukaisella järjestelmällä on pääasiassa tunnusomaista se, että muistipiiri käsittää lisäksi muistiohjaimen, joka on liitetty ensimmäisellä väylällä haittumattomaan luku/kirjoitusmuistiin, ja toisella väylällä luku/kirjoitusmuistiin, jolloin

5

- tietoa on siirrettävissä mainittujen haihtumattoman luku/kirjoitusmuistin ja luku/kirjoitusmuistin välillä muistiohjaimen avulla, ja joka muistipiiriä käsittää muistiohjaimen liitetyn ohjausväylän muistipiirin toiminnan ohjaamiseksi, nyt esillä olevan keksinnön mukaiselle elektroniikkalaitteelle on pääasiassa tunnusomaista se, että muistipiiri käsittää lisäksi muistiohjaimen, joka on liitetty ensimmäisellä väylällä haihtumattomaan luku/kirjoitusmuistiin, ja toisella väylällä luku/kirjoitusmuistiin, jolloin tietoa on siirrettävissä mainittujen haihtumattomaan luku/kirjoitusmuistin ja luku/kirjoitusmuistin välillä muistiohjaimen kautta, ja joka muistipiiriä käsittää muistiohjaimen liitetyn ohjausväylän muistipiirin toiminnan ohjaamiseksi. Nyt esillä olevan keksinnön mukaiselle menetelmälle on pääasiassa tunnusomaista se, että menetelmässä käytetään muistipiirissä olevaa muistiohjainta, joka on liitetty ensimmäisellä väylällä haihtumattomaan luku/kirjoitusmuistiin, ja toisella väylällä luku/kirjoitusmuistiin, jolloin tietoa siirretään mainittujen haihtumattoman luku/kirjoitusmuistin ja luku/kirjoitusmuistin välillä muistiohjaimen kautta, ja muistipiirin toimintaa ohjataan muistipiirissä olevan muistiohjaimen liitetyn ohjausväylän avulla.

- 20 Nyt esillä olevalla keksinnöllä saavutetaan merkittävät etuja tunnetun tekniikan mukaisiin ratkaisuihin verrattuna. Keksinnön mukaisista muistipiiriä käytettäessä voidaan luku/kirjoitusmuistia, kuten dynaamista luku/kirjoitusmuistia käyttää esimorkiksi ohjelmakoodin suorituksessa
- 25 olennaisesti samanaikaisesti kuin luetua siirretään muistipiiriin sisällä haihtumattoman luku/kirjoitusmuistin, kuten NAND-Flash muistin ja luku/kirjoitusmuistin välillä. Tämä nopeuttaa elektroniikkalaitteen toimintaa, koska muistiin kohdistuvissa toimenpiteissä vältetään tarpeettomilta odotuksilta. Lisäksi keksinnöllä erään edullisen suoritustemuodon mukaisessa järjestelyssä on se etu, että haihtumattoman luku/kirjoitusmuistin muistiliityntää ei tarvitse erikseen toteuttaa elektroniikkalaitteessa, vaan tiedonsiirto voidaan suorittaa muistipiiriin sisäisenä operaationa. Tällöin haihtumattoman luku/kirjoitusmuistin sisältämä tieto voidaan lukea luku/kirjoitusmuistin kautta. Vastaavasti haihtumattomaan luku/kirjoitusmuistiin kirjoittaminen voidaan järjestää luku/kirjoitusmuistin kautta.

6

Keksintöä selostetaan seuraavassa tarkemmin viitaten samalla oheisiin kuviin, joissa

- 5 kuva 1 esittää pelkistetyssä erään tunnetun teknillisen mukaisen NAND-Flash muistin liityntälinjoja,
- kuva 2 esittää pelkistetyssä erään tunnetun tekniikan mukaisen dynaamisen luku/kirjoitusmuistin liityntälinjoja,
- 10 kuva 3 esittää keksinnön erään edullisen suoritusmuodon mukaista muistipiiriä pelkistettynä lohkokaaavana,
- kuva 4 esittää keksinnön erään edullisen suoritusmuodon mukaisen järjestelmää ja elektroniikkalaitetta pelkistettynä lohkokaaavana.
- 15 kuva 5 esittää keksinnön erään toisen edullisen suoritusmuodon mukaista muistipiiriä pelkistettynä lohkokaaavana, ja
- 20 kuva 6 esittää keksinnön erään toisen edullisen suoritusmuodon mukaista järjestelmää ja elektroniikkalaitetta pelkistettynä lohkokaaavana.

- Seuraavassa selostetaan keksinnön ensimmäisen edullisen suoritusmuodon mukaista muistipiiriä 1 ja sen toimintaa elektroniikkalaitteen 2 yhteydessä. Kuvassa 3 on esitetty muistipiirin 1 rakennetta pelkistetyssä ja vastaavasti kuvassa 4 on esitetty järjestelmää, jossa muistipiiriä käytetään elektroniikkalaitteen 2 yhteydessä. Muistipiiri 1 käsittää tässä edullisessa suoritusmuodossa NAND-Flash muistin 3 sekä dynaamisen luku/kirjoitusmuistin 4. Dynaamisen luku/kirjoitusmuistin 4 on tässä edullisessa suoritusmuodossa ns. kaksiporttimuisti, jolloin dynaamisen luku/kirjoitusmuistin 4 sisältöä voidaan käsitellä kahden portin (väyläliityntän) 8, 11 avulla sinänsä tunnetusti. NAND-Flash muisti 3 sekä dynaaminen luku/kirjoitusmuisti 4 on kytketty muistiohjaimen 5, joka on järjestetty suorittamaan muistien 3, 4 käyttämisessä tarvittavia operaatioita. NAND-Flash muisti 3 on liitetty muistiohjaimen 5 ensimmäiseen väyläliityntään 7 ensimmäisen väylän 6 välityksellä. Tämä
- 25
- 30
- 35

7

- ensimmäinen väylä 6 käsittää edullisesti sinänsä tunnut, NAND-Flash muistin 3 ohjaamisessa tarvittavat linjat, josta eräs esimerkki on esitetty kuvassa 1. Vastaavasti dynaamisen luku/kirjoitusmuistin 4 ensimmäinen portti 8 on liitetty muistiohjaimen 5 toiseen väyläliityntään 9 toisen väylän 10 välityksellä. Tämä keksinnön ensimmäisen edullisen suoritusmuodon mukainen muistipiiri 1 liitetään muuhun laitteistoon ensimmäisen väylän 6, dynaamisen luku/kirjoitusmuistin 4 toiseen porttiin 11 yhdistetyn kolmannen väylän 13 ja ohjausväylän 12 avulla. Ensimmäisen väylän 6 kautta voidaan lukea NAND-Flash muistin 3 tietoa sekä kirjoittaa NAND-Flash muistiin 3.
- 10 Vastaavasti kolmannen väylän 13 kautta voidaan lukea ja kirjoittaa dynaamista luku/kirjoitusmuistia 4. Ohjausväylää 12 käytetään muistiohjaimen 5 ohjaamisessa.
- 15 Elektronikkalaitte 2 käsittää edullisesti vielä suorittimen 14 (MCU, Micro Controller Unit), joka voi olla muodostettu esim. sovelluskohtaisesti ohjelmoitavan integroidun piirin 25 (ASIC) yhteyteen tai se voi olla erillinen suoritin. Lisäksi elektronikkalaitteessa on käytölliittymä 19, jossa on esimerkiksi näyttö 20, näppäinistö 21 ja audiovälineet 22a, 22b,
- 20 22c. Lisäksi kuvissa 4 ja 6 esitetyissä elektronikkalaitteissa 2 on tiedonsiirtovälineet 23, kuten välineet matkaviestintointitojen suorittamiseksi. NAND Flash muistin 3 sekä dynaamisen luku/kirjoitusmuistin 4 lisäksi elektronikkalaitteessa 2 on lukumuistia 24 (ROM, Read Only Memory) mm. suorittimen ohjelmakoodien tallentamista varten. Tällai-
- 25 sena lukumuistina voidaan käyttää myös jotakin uudelleen kirjoitettavissa olevaa hahntumatonta muistia, kuten EEPROM-muistia (Electrically Erasable Programmable ROM).
- Keksinnön ensimmäisen edullisen suoritusmuodon mukaista muistipiiriä 1 voidaan käyttää elektronikkalaitteessa 2 edullisesti seuraavasti. Oletetaan, että elektronikkalaitteen 2 suorittimen 14 (kuva 4) käynnistyksessä tarvittava ohjelmakoodi on tallennettu lukumuistiin 15, kuten ROM-muistiin (Read Only Memory). Oletetaan lisäksi, että NAND-Flash muistiin 3 on tallennettu yksi tai useampia ohjelmia, joita elektronikkalaitteessa 2 voidaan suorittaa, ja että tällaisten ohjelmien suoritusta on järjestetty dynaamisesta luku/kirjoitusmuistista 4. Kytettäessä käyttö-
- 30 jännitteet elektronikkalaitteeseen 2 aloittaa suoritin 14 suorittamaan
- 35

8

- käynnistysohjelmaa, jossa on esimerkiksi ohjelma-askäleet joidenkin ohjelmien lataamiseksi NAND-Flash muistista 3 dynaamiseen luku/kirjoitusmuistiin 4 suoritusta varten. Suoritin 14 asettaa muistiohjaimen 5 ohjausväylään 12 ohjauslinjoihin tilan, jolla muistiohjain 5
- 5 käynnistää tietojen siirron NAND-Flash muistista 3 dynaamiseen luku/kirjoitusmuistiin 4. Lisäksi suoritin 14 asettaa ohjausväylään 12 tiedon muistosoitteesta, jossa ladattava ohjelma on. Tämän jälkeen muistiohjain 5 asettaa ensimmäiseen väylään 6 vastaavat ohjaussignaalit tietojen siirtämisen aloittamiseksi. Muistiohjain 5 lukee NAND-
- 10 Flash muistista 3 tietoa edullisesti tavuittain ja siirtää ne dynaamiseen luku/kirjoitusmuistiin 4 asettamalla toiseen väylään kunkin tavun osalta osoitetiedon, johon tieto on kirjoitettava. Muistiohjain 5 toistaa tietojen siirtämistä, kunnes yksi lohko (esim. 32 tavua) on siirretty dynaamiseen luku/kirjoitusmuistiin 4. Tämän jälkeen muistiohjain 5 ilmoittaa ohjaus-
- 15 väylään 12 välityksellä suorittimelle 14, että tiedot on siirretty. Usein siirrettävä tietomäärä on suurempi kuin yhden lohkon sisältämä tietomäärä, jolloin edellä esitettyjä vaiheita toistetaan, kunnes kaikki tarvittavat tiedot on siirretty. Toisaalta tietojen siirto voidaan toteuttaa myös siten, että suoritin 14 ilmoittaa tietojen siirron alussa vielä sen, kuinka
- 20 suuri on siirrettävä tietomäärä. Tällöin muistiohjain 5 huolehtii koko tietomäärän siirtämisestä ja suoritin 14 voi tietojen siirron aikana suorittaa muuta ohjelmakoodia. Edellä esitetyn tietojen siirron aikana voi suoritin 14 käsitellä dynaamisesta luku/kirjoitusmuistista 4 alvan normaalisti toisen portin 11 kautta esimerkiksi tietojen väliaikaista
- 25 tallentamista varten.

- Tietojen siirto NAND-Flash muistiin 3 ja dynaamisen luku/kirjoitusmuistiin 4 välillä ei estä dynaamisen luku/kirjoitusmuistiin 4 muuta käyttöä, jolloin suorittimen 14 ei myöskään tarvitse odottaa tietojen siirron päättymistä. Luonnollisesti on selvää, että suoritin 14 ei
- 30 tavallisesti voi kuitenkaan aloittaa dynaamiseen luku/kirjoitusmuistiin 4 siirrettävän ohjelman suoritusta, ennen kuin koko ohjelma on siirretty.

- Edellä esitettyjä tiedonsiirto-operaatiota voidaan suorittaa myös muu-
- 35 loin kuin elektroniikkalaitteen 2 käynnistuksen yhteydessä. Tällöin kuitenkin voidaan soveltaa edellä esitettyjä toimenpiteitä. Vastaavasti siirrettäessä tietoa dynaamisesta luku/kirjoitusmuistista 4 NAND-Flash

9

muistiin 3 suorittaa muistiohjain 5 toimenpiteet, jolla asetetaan dynaamisen luku/kirjoitusmuistin ensimmäiseen porttiin 8 osoite, josta tietoa luetaan, suoritetaan tiedon lukeminen edullisesti tavu (8 bittiä), sana (16 bittiä) tai kaksoisana (32 bittiä) kerrallaan ja siirretään tieto ensimmäiseen väylään 6. Ensimmäiseen väylään asetetaan NAND-Flash muistia 3 varten myös alkuosoite, josta tietojen tallennus aloitetaan. Tämä alkuosoite on tyypillisesti sen muistilohkon alkuosoite, jossa varsinainen muutettava tieto tai tiedot sijaitsevat. Ensimmäiseen väylään 6 asetetaan tämän jälkeen ohjaustieto, jolla tietojen tallentaminen NAND-Flash muistiin 3 aloitetaan. Tämän jälkeen NAND-Flash muisti 3 aloittaa väylällä 6 olleen tiedon tallentamisen alkuosoitteeseen ilmaisemaan paikkaan. Muistiohjain 5 noutaa dynaamisesta luku/kirjoitusmuistista 4 seuraavaksi tallennettavan tiedon ja siirtää sen ensimmäiseen väylään 6. Muistiohjain 5 tutkii ensimmäisessä väylässä 6 olevan NAND-Flash muistin 3 tilallinjan RY/BY statuksen sen selvittämiseksi, onko tieto jo tallennettu. Sen jälkeen kun edellinen tieto on tallennettu, aloittaa NAND-Flash muisti 3 seuraavan tiedon tallentamisen, jolloin muistiohjain 5 käy lukomassa seuraavan tiedon dynaamisesta luku/kirjoitusmuistista 4. Edellä esitettyjä toimenpiteitä toistetaan, kunnes tarvittava määrä lohkoja on tallennettu. NAND-Flash muistiin 3 kirjoitettaessa on siis huomioitava se, että myös tietojen tallennus suoritetaan lohkoittain. Tällöin muistiohjaimon 5 on huolehdittava siitä, että koko lohkon tiedot siirretään dynaamisesta luku/kirjoitusmuistista 4 ensimmäisen väylän 6 kautta NAND-Flash muistiin 3, kunnes kokonaismäärä lohkoja on tallennettu. Muussa tapauksessa NAND-Flash muistiin 3 saattaisi tallentua väärää tietoa.

Myös edellä kuvattujen kirjoitusoperaatioiden aikana voi suoritin 14 käsitellä dynaamisen luku/kirjoitusmuistin 4 sisältöä toisen portin 11 kautta.

Tässä suoritusmuodossa voidaan NAND-Flash muistia 3 käsitellä myös suoraan, ilman muistiohjaimen 5 kautta tapahtuvaa tietojen siirtoa. Tällöin esim. suoritin 14 muodostaa tarvittavat ohjaus-, osoite- ja datasiinaalit ensimmäiseen väylään 6.

10

Keksinnön erään toisen edullisen suoritusmuodon mukainen muistipiiri on esitelty pelkistettynä lohkoakaaviona kuvassa 5 ja muistipiiriä käyttävää elektroniikkalaitetta kuvassa 6. Myös tässä edullisessa suoritusmuodossa muistipiiri 1 käsittää NAND-Flash muistin 3, dynaamisen luku/kirjoitusmuistin 4 sekä muistiohjaimen 5. Dynaaminen luku/kirjoitusmuisti 4 ei tässä edullisessa suoritusmuodossa ole kaksiporttimuisti, vaan tavallinen dynaaminen luku/kirjoitusmuisti. NAND-Flash muisti 3 on liitetty muistiohjaimen 5 ensimmäiseen väyläliityntään 7 ensimmäiseen väylän 6 välityksellä. Vastaavasti dynaamisen luku/kirjoitusmuistin 4 ensimmäinen portti 8 on liitetty muistiohjaimen 5 toiseen väyläliityntään 9 toisen väylän 10 välityksellä. Tämä keksinnön ensimmäisen edullisen suoritusmuodon mukainen muistipiiri 1 liitetään muuhun laitteistoon ohjausväylän 12 avulla. Vielä eräänä erona tässä toisessa edullisessa suoritusmuodossa on se, että dynaamisen luku/kirjoitusmuistin 4 ja muistiohjaimen 5 välisen toisen väylän 10 väyläleveys on datalinjojen osalta kaksinkertainen verrattuna ohjausväylän 12 datalinjojen määrään. Sils jos esimerkiksi ohjausväylässä 12 on 16 datalinjaa, on toisessa väylässä 10 32 datalinjaa. NAND-Flash muistin 3 ja muistiohjaimen 5 välisen ensimmäisen väylän 6 datalinjojen lukumäärä on molemmissa suoritusmuodoissa sopivimmin sama, esim. 8 bittiä. On selvää, että tässä esitetyt lukuarvot ovat vain keksintöä selvästä, eivät rajoittavia esimerkkejä.

Keksinnön toisen edullisen suoritusmuodon mukaista muistipiiriä 1 elektroniikkalaitteessa 2 voidaan käyttää edullisesti seuraavasti. Tietojen siirron suorittamiseksi NAND-Flash muistin 3 ja dynaamisen luku/kirjoitusmuistin 4 välillä asettaa siirtoin 14 ohjausväylään 12 komennon, jolla muistiohjain 5 aloittaa tarvittavan tietojen siirron sekä tarvittavat luku- ja kirjoitusosoitteet. Tämän jälkeen muistiohjain 5 aloittaa tarvittavat toimenpiteet tietojen siirtämiseksi. Koska ensimmäisen väylän 6 ja toisen väylän 10 datalinjojen lukumäärä ei ole sama, voi muistiohjain 5 hyödyntää tätä ominaisuutta tietojen siirrossa. Muistiohjain voi esimerkiksi lukea dynaamisesta luku/kirjoitusmuistista 4 neljä tavua kerrallaan ja tallentaa ne omiin eleälsiin rekistereihinsä 16 odottamaan tietojen kirjoittamista NAND-Flash muistiin 3. Tiedot voidaan kirjoittaa edullisesti tavu kerrallaan NAND-Flash muistiin 3. Odotusajana voidaan dynaamisen luku/kirjoitusmuistin 4 tietoja lukea ja

11

- dynaamiseen luku/kirjoitusmuistin 4 kirjoittaa tietoa ohjausväylän 12 kautta edullisesti seuraavasti. Suoritin 14 asettaa luku- tai kirjoitusosoitteen ohjausväylälle 12 sekä ohjausväylän luku/kirjoituslinjaan 17 tai vastaavaan linan, jolla ilmaistaan se, onko kyseessä tiedon lukeminen vai kirjoittaminen. Muistiohjain 5 suorittaa tämän jälkeen tiedon lukemisen dynaamisesta luku/kirjoitusmuistista 4 tai tiedon kirjoittamisen dynaamiseen luku/kirjoitusmuistiin 4 toisen väylän 10 kautta. Koska datalinjojen lukumäärä toisessa väylässä 10 on sopimmin kaksinkertainen ohjausväylän 12 datalinjojen lukumäärään nähden, voi muistiohjain vähentää dynaamisen luku/kirjoitusmuistin 4 kuormitusta suorittamalla tiedon lukemisen/kirjoittamisen esim. neljän tavun ryhmissä (kaksolssanoittain) ja välittää tiedon ohjausväylälle/ohjausväylältä kahden tavun ryhmissä (sanoittain).
- 15 Suorittimelle 14 tämän toisen edullisen suoritusmuodon mukaisen muistipiirin 1 liitäntä on olennaisesti samankaltainen kuin normaali dynaamisen luku/kirjoitusmuistin liitäntä. Tällöin keksinnön toisen edullisen suoritusmuodon mukainen muistipiiri 1 voidaan liittää olemassa olevan, tunnetun tekniikan mukaisen dynaamisen luku/kirjoitusmuistin 20 paikalle. Suorittimen 14 ohjelmakoodiin ei tällöin tarvitse lisätä ohjelma-askella NAND-Flash muistin 3 käsittelyä varten muutoin kuin muistiohjaimen 5 ohjaamista varten. Tällöin suorittimen 14 ohjelmakoodissa ei tarvitse olla ohjelma-askella NAND-Flash muistin 3 ohjauksessa tarvittavien signaalien muodostamiseksi. Myöskään elektronikkalaitteessa 2 ei tarvita erillistä ohjainpiiriä muistipiirin 1 ohjaamiseksi.
- 25 Nyt esillä olevan keksinnön mukaisen muistipiirin 1 muistiohjaimessa 5 voi edullisesti olla myös tarvittavat välinoot 18 dynaamisen luku/kirjoitusmuistin 4 virkistämisen suorittamiseksi. Tällöin elektronikkalaitteessa 2 ei tarvita erillisiä välineitä dynaamisen luku/kirjoitusmuistin 4 virkistämiseksi. Keksintöä on kuitenkin mahdollista soveltaa myös siten, että suoritin 14 välittää muistiohjaimelle 5 virkistyksessä tarvittavia signaaleita, jotka muistiohjain 5 välittää edelleen dynaamiseen luku/kirjoitusmuistiin 4.
- 30 Nyt esillä olevan keksinnön mukaisessa muistipiirissä olevan NAND-Flash muistin 3 ja dynaamisen luku/kirjoitusmuistin 4 määrää ei ole
- 35

12

- sinänsä rajoitettu, vaan muistin määrään voi vaikuttaa kulloisessakin sovelluksessa tarvittava haihtumattoman muistin määrä sekä dynaamisen luku/kirjoitusmuistin määrä. Lisäksi todettakoon, että vaikka edellä keksinnön mukainen muistipiiri 1 on esitetty erillisenä piirinä, on selvää, että käytännön sovelluksissa keksinnön mukaisen muistipiirin toiminnalliset osat voidaan muodostaa osaksi jotakin toista piiriä.

- Vaikka edellä keksintöä on selostettu tilanteessa, jossa haihtumattomana luku/kirjoitusmuistina 3 käytetään NAND-Flash muistia ja luku/kirjoitusmuistina 4 käytetään dynaamista luku/kirjoitusmuistia, on selvää, että myös muunlaisia muisteja voidaan käyttää. Esimerkiksi muitakin Flash-muisteja (NOR-Flash, AND-Flash jne.) kuin NAND-Flash muistia voidaan käyttää. Muina ei-rajoittavina esimerkkeinä haihtumattomista luku/kirjoitusmuisteista mainittakoon vielä EPROM (Erasable Programmable Read Only Memory), EEPROM (Electrically Erasable Programmable Read Only Memory), ja NROM™. Myös erilaiset massamuistit, kuten kiintolevyt, optiset, kirjoitettavissa olevat levyt, muistikortit ja vastaavat ovat sovellettavissa haihtumattomana luku/kirjoitusmuistina keksinnön mukaisessa järjestelmässä.

- Vastaavasti luku/kirjoitusmuistina ei välttämättä tarvitse käyttää dynaamista luku/kirjoitusmuistia, vaan myös muita luku/kirjoitusmuistityyppejä voidaan soveltaa nyt esillä olevan keksinnön yhteydessä. Eräinä ei-rajoittavina esimerkkeinä mainittakoon staattinen luku/kirjoitusmuisti, U1RAM (Uni-transistor Read Only Memory), jne.

- On selvää, että nyt esillä olevaa keksintöä ei ole rajoitettu ainoastaan edellä esitettyihin suoritusmuotoihin, vaan sitä voidaan muunnella oheisten patenttivaatimusten puitteissa.

L2

13

Patenttivaatimukset:

1. Muistipiiri (1), joka käsittää ainakin halhtumatonta luku/kirjoitusmuistia (3) ja luku/kirjoitusmuistia (4), **tunnettu** siitä, että
- 5 muistipiiri (1) käsittää lisäksi muistiohjaimen (5), joka on liitetty ensimmäisellä väylällä (6) halhtumattomaan luku/kirjoitusmuistiin (3), ja toisella väylällä (10) luku/kirjoitusmuistiin (4), jolloin tietoa on siirrettävissä mainittujen halhtumattoman luku/kirjoitusmuistin (3) ja luku/kirjoitusmuistin (4) välillä muistiohjaimen (5) kautta, ja joka muistipiiri (1) käsittää muistiohjaimen (5) liitetyn ohjausväylän (12) muistipiiriin (1) toiminnan ohjaamiseksi.
2. Patenttivaatimuksen 1 mukainen muistipiiri (1), **tunnettu** siitä, että mainittu muistiohjain (5) käsittää välineet (7) ohjaussignaalien muodostamiseksi halhtumattomaan luku/kirjoitusmuistiin (3) kirjoittamista ja lukemista varten, sekä välineet (9) luku/kirjoitusmuistiin (4) lukemista ja kirjoittamista varten.
3. Patenttivaatimuksen 1 tai 2 mukainen muistipiiri (1), **tunnettu** siitä, että mainittu luku/kirjoitusmuisti (4) käsittää kaksiporttisuimistin.
4. Patenttivaatimuksen 3 mukainen muistipiiri (1), **tunnettu** siitä, että mainittu luku/kirjoitusmuistiin (4) ensimmäinen portti (8) on liitetty mainittuun toiseen väylään (10), ja että mainittu luku/kirjoitusmuistiin (4) toinen portti (8) on liitetty muistipiiriin kolmanteen väylään (13) luku/kirjoitusmuistiin (4) liittämiseksi ulkoiseen väylään.
5. Jonkin patenttivaatimuksen 1—4 mukainen muistipiiri (1), **tunnettu** siitä, että mainittu halhtumaton luku/kirjoitusmuisti (3) käsittää ainakin yhden seuraavista muistityypeistä:
- Flash-muisti,
 - NAND-Flash muisti,
 - NOR-Flash muisti,
 - AND-Flash muisti,
 - 35 - EPROM,
 - EEPROM,
 - kiintolevy,

14

- optinen levy.

6. Jonkin patenttivaatimuksen 1—5 mukainen muistipiiri (1), **tunnettu** siitä, että mainittu luku/kirjoitusmuisti (4) käsittää ainakin yhden seuraavista muistityypeistä:

- DRAM,
- SRAM,
- URAM.

10 7. Järjestelmä, joka käsittää muistipiirin (1), joka käsittää ainakin haihtumattomia luku/kirjoitusmuistia (3) ja luku/kirjoitusmuistia (4), **tunnettu** siitä, että muistipiiri (1) käsittää lisäksi muistiohjaimen (5), joka on liitetty ensimmäisellä väylällä (6) haihtumattomaan luku/kirjoitusmuistiin (3), ja toisella väylällä (10)

15 luku/kirjoitusmuistiin (4), jolloin tietoa on siirrettävissä mainittujen haihtumattoman luku/kirjoitusmuistin (3) ja luku/kirjoitusmuistin (4) välillä muistiohjaimen (5) kautta, ja joka muistipiiri (1) käsittää muistiohjaimen (5) liitetyn ohjausväylän (12) muistipiiriin (1) toiminnan ohjaamiseksi.

20 8. Patenttivaatimuksen 7 mukainen järjestelmä, **tunnettu** siitä, että mainittu muistiohjain (5) käsittää välineet (7) ohjaussignaalien muodostamiseksi haihtumattomaan luku/kirjoitusmuistiin (3) kirjoittamista ja lukemista varten, sekä välineet (9) luku/kirjoitusmuistiin (4) lukemista ja kirjoittamista varten.

25 9. Patenttivaatimuksen 7 tai 8 mukainen järjestelmä, **tunnettu** siitä, että mainittu luku/kirjoitusmuisti (4) käsittää kaksiporttimuistin.

30 10. Patenttivaatimuksen 9 mukainen järjestelmä, **tunnettu** siitä, että mainittu luku/kirjoitusmuistiin (4) ensimmäinen portti (8) on liitetty mainittuun toiseen väylään (10), ja että mainittu luku/kirjoitusmuistiin (4) toinen portti (8) on liitetty muistipiiriin kolmanteen väylään (13) luku/kirjoitusmuistiin (4) liittämiseksi ulkoiseen väylään.

35

15

11. Patenttivaatimuksen 9 tai 10 mukainen järjestelmä, **tunnettu** siitä, että muistipiiri (1) käsittää ohjausväylän (12) komentojen ja tiedon välittämiseksi muistiohjaimen (5) ja järjestelmän välillä.

- 5 12. Jonkin patenttivaatimuksen 7—11 mukainen järjestelmä, **tunnettu** siitä, että mainittu haihtumaton luku/kirjoitusmuisti (3) käsittää ainakin yhden seuraavista muistityypeistä:

- Flash-muisti,
- NAND-Flash muisti,
- 10 - NOR-Flash muisti,
- AND-Flash muisti,
- EPROM,
- EEPROM,
- kiintolevy,
- 15 - optinen levy.

13. Jonkin patenttivaatimuksen 7—12 mukainen järjestelmä, **tunnettu** siitä, että mainittu luku/kirjoitusmuisti (4) käsittää ainakin yhden seuraavista muistityypeistä:

- 20 - DRAM,
- SRAM,
- UTRAM.

14. Elektronikkalaitte (2), joka käsittää muistipiirin (1), joka käsittää
- 25 ainakin haihtumattoman luku/kirjoitusmuistia (3) ja luku/kirjoitusmuistia (4), **tunnettu** siitä, että muistipiiri (1) käsittää lisäksi muistiohjaimen (5), joka on liitetty ensimmäisellä väylällä (6) haihtumattomaan luku/kirjoitusmuistiin (3), ja toisella väylällä (10) luku/kirjoitusmuistiin (4), jolloin tietoa on siirrettävissä mainittujen haihtumattoman luku/kirjoitusmuistin (3) ja luku/kirjoitusmuistin (4) välillä
- 30 muistiohjaimen (5) kautta, ja joka muistipiiri (1) käsittää muistiohjaimen (5) liitetyn ohjausväylän (12) muistipiiriin (1) toiminnan ohjaamiseksi.

- 35 15. Patenttivaatimuksen 14 mukainen elektronikkalaitte (2), **tunnettu** siitä, että se käsittää suorittimen (14) elektronikkalaitteen toimintojen ohjaamiseksi.

16

16. Patenttivaatimuksen 15 mukainen elektronikkalaitte (2), **tunnettu** siitä, että mainittua muistipiiriä (1) ohjausväylää (12) on järjestetty käytettäväksi komentojen ja tiedon välittämiseksi muistiohjaimen (5) ja suorittimen (14) välillä.

17. Jonkin patenttivaatimuksen 14—16 mukainen elektronikkalaitte (2), **tunnettu** siitä, että mainittu haihtumaton luku/kirjoitusmuisti (3) käsittää ainakin yhden seuraavista muistityypeistä:

- 10 - Flash-muisti,
- NAND-Flash muisti,
- NOR-Flash muisti,
- AND-Flash muisti,
- EPROM,
- 15 - EEPROM,
- kiintolevy,
- optinen levy.

18. Jonkin patenttivaatimuksen 14—17 mukainen elektronikkalaitte (2), **tunnettu** siitä, että mainittu luku/kirjoitusmuisti (4) käsittää ainakin yhden seuraavista muistityypeistä:

- 20 - DRAM,
- SRAM,
- URAM.

25 19. Jonkin patenttivaatimuksen 14—18 mukainen elektronikkalaitte (2), **tunnettu** siitä, että mainittu luku/kirjoitusmuisti (4) käsittää dynaamista luku/kirjoitusmuistia, ja että muistiohjain (5) käsittää väyläciot (9) dynaamisen luku/kirjoitusmuistin (4) virkistämiseksi.

30 20. Menetelmä muistipiiriä (1) yhteydessä, jossa menetelmässä käytetään ainakin haihtumatonta luku/kirjoitusmuistia (3) ja luku/kirjoitusmuistia (4), **tunnettu** siitä, että menetelmässä käytetään muistipiirissä (1) olevaa muistiohjainta (5), joka on liitetty ensimmäisellä väylällä (6) haihtumattomaan luku/kirjoitusmuistiin (3), ja toisella väylällä (10) luku/kirjoitusmuistiin (4), jolloin tietoa siirretään mainittujen haihtumattoman luku/kirjoitusmuistin (3) ja luku/kirjoitusmuistin (4)

1/

välillä muistiohjaimen (5) kautta, ja muistipiirin (1) toimintaa ohjataan muistipiirissä (1) olevan muistiohjaimen (5) liitetyn ohjausväylän (12) avulla.

(57) Tiivistelmä

Nyt esillä oleva keksintö kohdistuu muistipiiriin (1), joka käsittää ainakin haihtumatonta luku/kirjoitusmuistia (3), kuten NAND-flash muistia ja luku/kirjoitusmuistia (4), kuten dynaamista luku/kirjoitusmuistia. Muistipiiri (1) käsittää lisäksi muistiohjaimen (5), joka on liitetty ensimmäisellä väylällä (6) haihtumattomaan luku/kirjoitusmuistiin (3), ja toisella väylällä (10) luku/kirjoitusmuistiin (4). Tällöin tietoa on siirrettävissä mainittujen haihtumattoman luku/kirjoitusmuistin (3) ja luku/kirjoitusmuistin (4) välillä muistiohjaimen (5) kautta. Muistipiiri (1) käsittää muistiohjaimen (5) liitetyn ohjausväylän (12) muistipiiriin (1) toiminnan ohjaamiseksi. Keksintö kohdistuu lisäksi järjestelmään ja elektronikkalaitteeseen (2), joissa muistipiiriä (1) käytetään. Keksintö kohdistuu vielä menetelmään muistipiiriin yhteydessä, jossa menetelmässä käytetään ainakin haihtumatonta luku/kirjoitusmuistia (3) ja luku/kirjoitusmuistia (4). Menetelmässä käytetään muistipiirissä (1) olevaa muistiohjainta (5), joka on liitetty ensimmäisellä väylällä (6) haihtumattomaan luku/kirjoitusmuistiin (3), ja toisella väylällä (10) luku/kirjoitusmuistiin (4). Tietoa mainittujen haihtumattoman luku/kirjoitusmuistin (3) ja luku/kirjoitusmuistin (4) välillä siirretään muistiohjaimen (5) kautta. Muistipiiriin (1) toimitetaan ohjataa muistipiirissä (1) olevan muistiohjaimen (5) liitetyn ohjausväylän (12) avulla.

Fig. 3

24

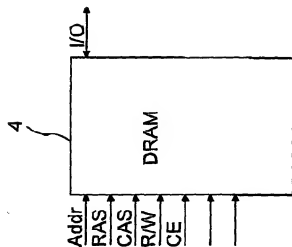


Fig. 2

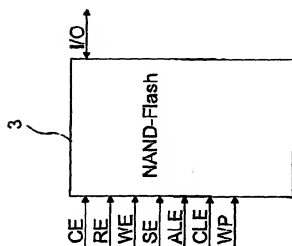


Fig. 1

24

2

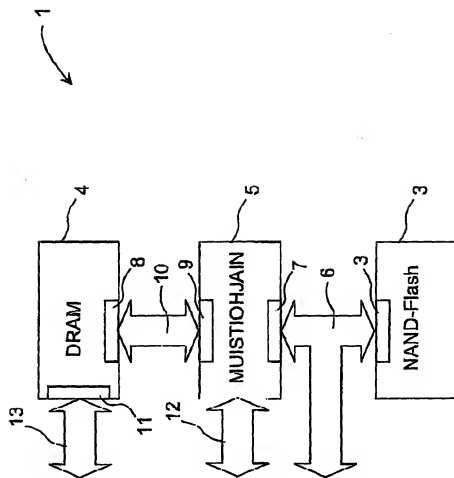


Fig. 3

24

3

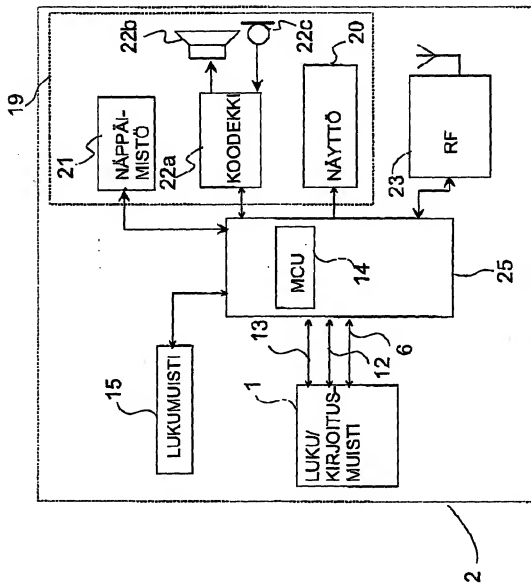


Fig. 4

24

4

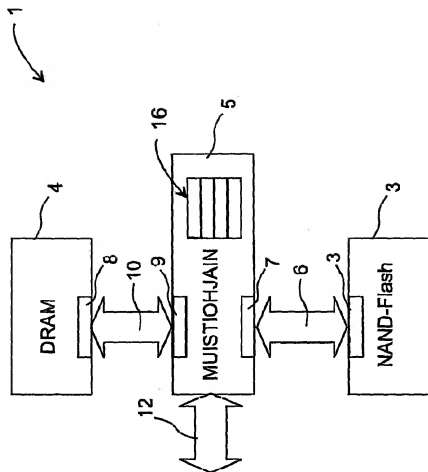


Fig. 5

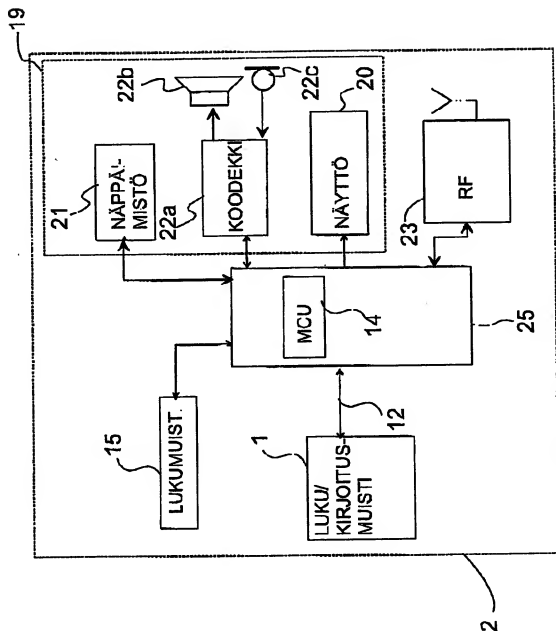


Fig. 6